

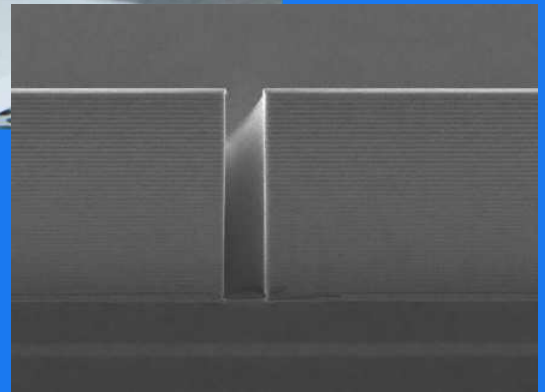


IceMOS
Technology

SOI WAFERS

先進技術基礎

MEMS SENSING ELEMENTS



<https://cn.icemostech.com>

關於 IceMOS

IceMOS Technology 是一家在西歐設有自有製造基地的全球半導體產業領導企業。本公司提供最先進的工程用基板，不僅支援數百萬個智慧型網路連線應用，更徹底改變人們的工作與生活方式。我們的基板能有效提升微電子、功率元件、MEMS 感測器及光子學等領域的速度、效率與可靠性。



關於 IceMOS

- MEMS 感測元件及先進基板的製造與研發
- 地點: 英國北愛爾蘭, 貝爾法斯特
- 規模: 佔地 25,000 平方英尺的廠房
- 產能: 結合直徑 100、125、150、200 公釐的晶圓, 每月可生產 15,000 片
- 生產體制: 配備4間潔淨室, 等級涵蓋Class 10至Class 10,000
- 汽車用晶片出貨實績: 超過2億顆, 現場故障率為零



SOI Wafers

黏合式絕緣體上矽(SOI)晶圓

主要用途：

高性能壓力感測器
加速度感測器
陀螺儀感測器
微流體／流量感測器、
RFMEMS、MOEMS
光學MEMS、光電技術
智慧電源
高性能類比IC
麥克風
高級腕錶

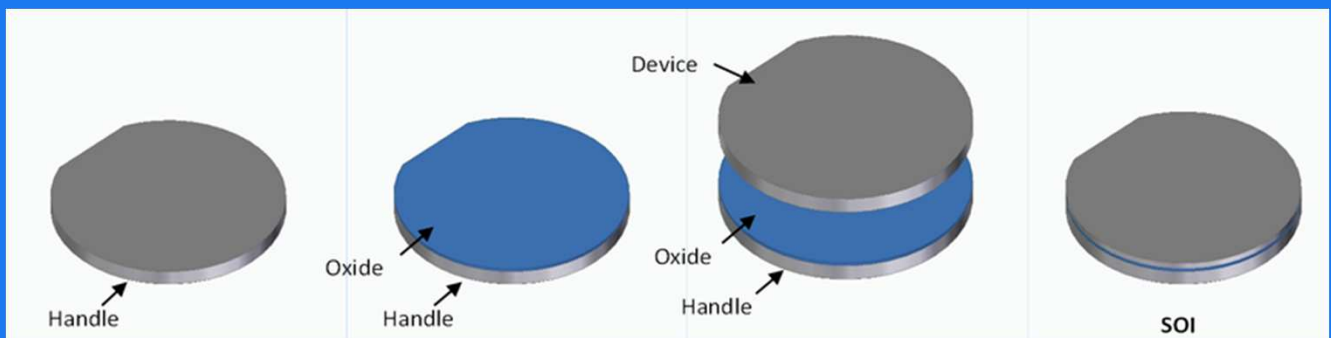
終端市場：

通訊
醫療
汽車
消費性電子
量測儀器

IceMOS 是專為廣泛的 IC 及 MEMS 應用提供 100 至 200 公釐厚度的厚膜 SOI 晶圓的主要供應商。憑藉在 SOI 製造領域超過 22 年的豐富經驗，我們提供市場上最齊全的規格產品線。

本公司擁有一支具備豐富專業知識及高度技術能力的應用工程團隊，專精於各類SOI基板，我們將根據客戶的具體需求，提供最適切的參數組合方案。藉此，我們能夠為各類應用提供完全最佳化的SOI解決方案。

IceMOS Technology 透過在精實六西格瑪環境下的持續製程改善，實現了世界頂級的產品品質、具競爭力的成本結構以及快速的交貨期，作為理想的 SOI 合作夥伴，我們必將不負您的期待。



SOI Specification

Parameter	Specification Range	
Wafer Diameter	100, 125, 150 mm	200 mm
Handle Layer Specifications		
Handle Thickness	200–1100 μm	450-1100 μm
Handle Thickness Tolerance	$\pm 5 \mu\text{m}$	
Stack Thickness	$\geq 280 - \leq 1150 \mu\text{m}$	
Dopant Type	N or P	
Doping	N type: Phos, Red Phos, Sb & As P type: Boron	
Resistivity	$\leq 0.001 - \geq 10000 \Omega\text{-cm}$	
Growth Method	CZ, MCZ or FZ	
Crystal Orientation	$\langle 100 \rangle$, $\langle 111 \rangle$ or $\langle 110 \rangle$	
Backside Finish	Lapped/Etched or Polished	
Buried Oxide Specifications		
Thermally Oxidised Buried Oxide Thickness	0.2 – 4.0 μm grown on Handle, Device or both wafers	
Device Layer Specifications		
Device Layer Thickness	$\geq 1.5 \mu\text{m}$	5-300 μm
Tolerance	$\pm 0.5 \mu\text{m}$	$\pm 0.8 \mu\text{m}$
Dopant Type	N or P	
Doping	N type: Phos, Red Phos, Sb & As P type: Boron	
Resistivity	$\leq 0.001 - \geq 10000 \Omega\text{-cm}$	
Growth Method	CZ, MCZ or FZ	
Crystal Orientation	$\langle 100 \rangle$, $\langle 111 \rangle$ or $\langle 110 \rangle$	
Buried Layer Implant	N type or P type	

上述規格為 IceMOS Technology 的標準產品規格, 但為了根據客戶的具體應用需求開發最
適切的解決方案, 我們隨時樂意與您密切合作。

如有任何關於規格的諮詢, 請聯繫本公司業務團隊 (sales@icemostech.com)

SiSi Wafers

接合矽片·矽晶圓

主要用途：

高性能壓力感測器
高壓 PIN 二極體
射頻衰減器
與光電偵測器
X 射線偵測器
紅外線感測器
高壓功率元件
外延層的替代方案

主要特點：

高品質
低成本
低缺陷密度
優異的層均勻性
多層結構
清晰界面接合
最高達 10 kW-cm 的層
電阻率
優異的界面接合品質
– 高解析度
經 SAM 檢測驗證

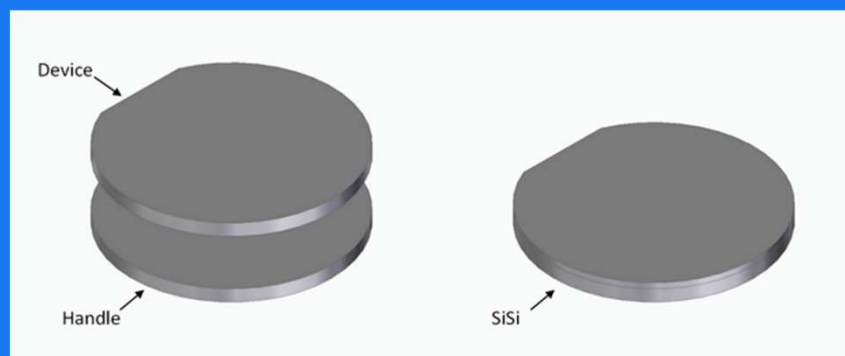
對於半導體元件製造商而言, IceMOS 矽-矽直接接合晶圓是替代傳統用於功率元件及 PIN 二極體等應用的厚外延層或反向外延技術的、具成本效益的選擇。

透過採用直接晶圓接合技術, 得以製造由多層單晶矽構成的矽基板。無論採用 N 型或 P 型結構, 這些層均可實現 1 mΩ·cm 至 10 kΩ·cm 範圍內的電阻率, 且可包含晶體取向的組合。

這是傳統外延晶圓無法達到的特性。

透過 IceMOS SiSi 鍵合製程, 可獲得具備低洩漏電流、最小翹曲度及低缺陷密度的優質晶圓。此外, 還能將層厚波動控制在 $\pm 0.5 \mu\text{m}$ 這一極其狹窄的範圍內。

同時, 高濃度區域與低濃度區域的交界處, 可依據應用需求或客戶要求, 設計為陡峭變化或平緩變化。



SiSi Specification

Parameter	Specification Range	
Wafer Diameter	100, 125, 150 mm	200 mm
Handle Layer Specifications		
Handle Thickness	200–1100 μm	450-1100 μm
Handle Thickness Tolerance	$\pm 5 \mu\text{m}$	
Stack Thickness	280–1150 μm	
Dopant Type	N or P	
Doping	N type: Phos, Red Phos, Sb & As P type: Boron	
Resistivity	$\leq 0.001 - \geq 10000 \Omega\text{-cm}$	
Growth Method	CZ, MCZ or FZ	
Crystal Orientation	$\langle 100 \rangle$, $\langle 111 \rangle$ or $\langle 110 \rangle$	
Backside Finish	Lapped/Etched or Polished	
Device Layer Specifications		
Device Layer Thickness	$\geq 1.5 \mu\text{m}$	$\geq 5 \mu\text{m}$
Tolerance	$\pm 0.5 \mu\text{m}$	$\pm 0.8 \mu\text{m}$
Dopant Type	N or P	
Doping	N type: Phos, Red Phos, Sb & As P type: Boron	
Resistivity	$\leq 0.001 - \geq 10000 \Omega\text{-cm}$	
Growth Method	CZ, MCZ or FZ	
Crystal Orientation	$\langle 100 \rangle$, $\langle 111 \rangle$ or $\langle 110 \rangle$	
Buried Layer Implant	N type or P type	

上述規格為 IceMOS Technology 的標準產品規格, 但為了根據客戶的具體應用需求開發最
適切的解決方案, 我們隨時樂意與您密切合作。

如有任何關於規格的諮詢, 請聯繫本公司業務團隊 (sales@icemostech.com)

DSOI Wafers

接合型雙層／多層SOI晶圓

主要應用：
適用於 MEMS/MST 的
SOI 解決方案
微流體工程
流量感測器
RF MEMS
MOEMs
光電學
光學 MEMS

終端市場：
通訊
醫療
汽車
消費性電子
資安

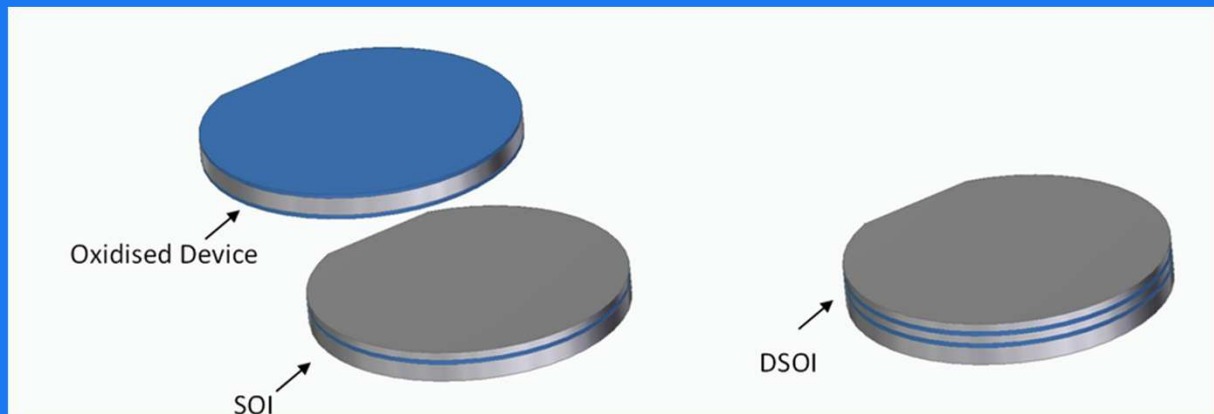
IceMOS 是專為廣泛的 IC 及 MEMS 應用提供雙層與多層 SOI 晶圓的主要供應商。

憑藉豐富的經驗，我們提供市場上最廣泛的規格產品線，並根據客戶的應用需求，提供最適切的 DSOI 解決方案。

透過我們在 SOI 基板及應用工程方面的專業知識，我們將協助客戶選擇最佳的參數組合，以確保後製程順利進行。

無論是小規模的研發生產，還是大規模量產，IceMOS 都能提供靈活且具高度擴展性的解決方案。

IceMOS Technology 在精實六西格瑪的環境下開展業務，並持續致力於流程改善，以實現世界頂級的品質、具成本效益的解決方案，以及快速的交貨期。透過這些努力，本公司已確立其作為值得信賴的多層 SOI 合作夥伴的地位。



DSOI Specification

Parameter	Specification Range	
Wafer Diameter	100, 125, 150 mm	200 mm
Handle Layer Specifications		
Handle Thickness	200–1100 μm	450-1100 μm
Handle Thickness Tolerance	$\pm 5 \mu\text{m}$	
Stack Thickness	280–1150 μm	
Dopant Type	N or P	
Doping	N type: Phos, Red Phos, Sb & As P type: Boron	
Resistivity	$\leq 0.001 - \geq 10000 \Omega\text{-cm}$	
Growth Method	CZ, MCZ or FZ	
Crystal Orientation	$\langle 100 \rangle$, $\langle 111 \rangle$ or $\langle 110 \rangle$	
Backside Finish	Lapped/Etched or Polished	
Buried Oxide Specifications		
Thermally Oxidised Buried Oxide Thickness	0.2 – 4.0 μm grown on Handle, Device or both wafers	
Device Layer Specifications (1st and 2nd Layer)		
Device Layer Thickness	$\geq 1.5 \mu\text{m}$	$\geq 5 \mu\text{m}$
Tolerance	$\pm 0.5 \mu\text{m}$ and $\pm 1 \mu\text{m}$	$\pm 0.8 \mu\text{m}$ and $\pm 1.6 \mu\text{m}$
Dopant Type	N or P	
Doping	N type: Phos, Red Phos, Sb & As P type: Boron	
Resistivity	$\leq 0.001 - \geq 10000 \Omega\text{-cm}$	
Growth Method	CZ, MCZ or FZ	
Crystal Orientation	$\langle 100 \rangle$, $\langle 111 \rangle$ or $\langle 110 \rangle$	
Buried Layer Implant	N type or P type	

上述規格為 IceMOS Technology 的標準產品規格，但為了根據客戶的具體應用需求開發最適切的解決方案，我們隨時樂意與您密切合作。

如有任何關於規格的諮詢，請聯繫本公司業務團隊 (sales@icemostech.com)

DSP Wafers

雙面研磨矽晶圓

主要用途：
適用於 MEMS/MST
DSP 解決方案
微流體/
流量感測器 RF MEMS
光電

目標市場：
通訊
醫療
汽車
消費性電子
資安

IceMOS 憑藉超過 22 年的豐富經驗，為市場提供世界頂級水準的客製化 DSP 解決方案(雙面研磨)。

本公司技術嫻熟的團隊將運用多年來累積的設計與製造經驗，協助開發符合客戶需求的 DSP 解決方案。

IceMOS 的 DSP 晶圓是最適合雙面光刻加工的基板。憑藉 IceMOS 在產品與製程方面的專業知識與技術訣竅，我們實現了卓越的厚度控制與表面粗糙度，非常適合用於後續工序的晶圓接合。此外，針對具有嚴格要求的應用，我們也隨時樂意評估非標準規格的解決方案。

憑藉世界頂級的產品品質、具競爭力的成本結構，以及迅速的交貨能力，IceMOS Technology 將成為您最理想的 DSP 合作夥伴。



DSP Specification

Parameter	Specification Range	
Wafer Diameter	100, 125, 150mm	200mm
Wafer Thickness	300-1150 μm	450-1150 μm
Wafer Thickness Tolerance	$\pm 2 \mu\text{m}$	$\pm 5 \mu\text{m}$
Total Thickness Variation (TTV)	$\leq 1 \mu\text{m}$	$\leq 2 \mu\text{m}$
Bow	$\leq 40 \mu\text{m}$	
Warp	$\leq 40 \mu\text{m}$	
Roughness	$\leq 2\text{\AA}$	
Dopant Type	N or P	
Doping	N type: Phos, Red Phos, Sb & As P type: Boron	
Resistivity	$\leq 0.001 - \geq 10000 \Omega\text{-cm}$	
Growth Method	CZ, MCZ or FZ	
Crystal Orientation	$\langle 100 \rangle$, $\langle 111 \rangle$ or $\langle 110 \rangle$	
Thermally Oxidised Field Oxide Thickness	0.2-4.0 μm	

上述規格為 IceMOS Technology 的標準產品規格, 但為了根據客戶的具體應用需求開發最
適切的解決方案, 我們隨時樂意與您密切合作。

如有任何關於規格的諮詢, 請聯繫本公司業務團隊 (sales@icemostech.com)

mCSOI™ Wafers

適用於 MEMS 的腔體鍵合 SOI 晶圓

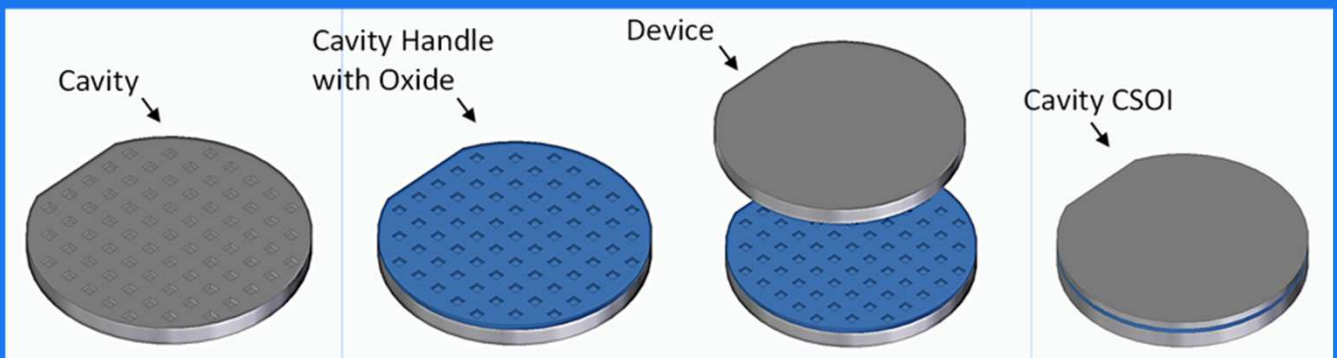
主要用途：
 高性能壓力感測器
 慣性MEMS
 微流體裝置
 諧振器
 麥克風

終端市場：
 通訊
 醫療
 汽車
 消費性電子
 量測儀器

IceMOS Technology 是適用於廣泛 MEMS 應用的腔體鍵合 SOI 晶圓主要供應商。透過結合先進的晶圓鍵合技術與矽深溝蝕刻的豐富專業知識，IceMOS 能夠在矽膜下方整合複雜的腔體結構，從而協助開發創新且高性能的 MEMS 裝置。

IceMOS 的腔體鍵合 SOI 解決方案具備多項重要優勢，包括降低脫模時的黏附力、提供低成本的 SOI/Si-Si 腔體解決方案、簡化製造製程，以及可根據客戶應用需求進行靈活設計。

為優化腔體性能，我們提供多種製造方法，並可選配 SAM 及 AVI 檢測服務。此外，透過導入先進的整合功能，將為次世代 MEMS 應用開拓更廣闊的設計可能性。



mCSOI Specification

Parameter	Specification Range
Wafer Diameter	100, 125, 150 mm
Handle Layer Specifications	
Handle Thickness	200–1100 μm
Handle Thickness Tolerance	$\pm 5 \mu\text{m}$
Stack Thickness	280–1150 μm
Dopant Type	N or P
Doping	N type: Phos, Red Phos, Sb & As P type: Boron
Resistivity	$\leq 0.001 - \geq 10000 \Omega\text{-cm}$
Growth Method	CZ, MCZ or FZ
Crystal Orientation	$\langle 100 \rangle$, $\langle 111 \rangle$ or $\langle 110 \rangle$
Backside Finish	Lapped/Etched or Polished
Buried Oxide Specifications	
Thermally Oxidised Buried Oxide Thickness	0.2 – 4.0 μm grown on Handle, Device or both wafers
Device Layer Specifications	
Device Layer Thickness	$\geq 1.5 \mu\text{m}$
Tolerance	$\pm 0.5 \mu\text{m}$
Dopant Type	N or P
Doping	N type: Phos, Red Phos, Sb & As P type: Boron
Resistivity	$\leq 0.001 - \geq 10000 \Omega\text{-cm}$
Growth Method	CZ, MCZ or FZ
Crystal Orientation	$\langle 100 \rangle$, $\langle 111 \rangle$ or $\langle 110 \rangle$
Buried Layer Implant	N type or P type
Membrane Thickness/SOI Thickness	$> 2 \mu\text{m}$
Membrane Tolerance	$\pm 0.5 \mu\text{m}$
Cavity Span: Membrane Thickness	$< 50:1 \mu\text{m}$ (dependent on design)
Minimum Bonding Size Features	20 μm
Alignment Accuracy of Cavity to Alignment Marks	$\pm 3 \mu\text{m}$
Cavity Depth	1-30 μm @ $\pm 10\%$ 31-300 μm @ $\pm 20\%$
Cavity Location	Handle, Device or Buried Oxide

上述規格為 IceMOS Technology 的標準產品規格, 但為了根據客戶的具體應用需求開發最適切的解決方案, 我們隨時樂意與您密切合作。

如有任何關於規格的諮詢, 請聯繫本公司業務團隊(sales@icemostech.com)

mTSOI™ Wafers

深溝絕緣型鍵合SOI晶圓

主要用途：

MEMS 裝置

固態繼電器

太陽能發電裝置

太陽能電池及光電裝置 / IC

高壓類比 IC

高性能雙極性電路

智慧型功率 IC

積體感測器

主要特點：

完整的元件絕緣

相統的結區絕緣, 可大幅實現

晶片微細化

相較於傳統的DI技術, 缺陷密度大幅降低

相較於體區絕緣方式, 基板電容較低

相較於外延層上的溝槽絕緣方式, 成本較低

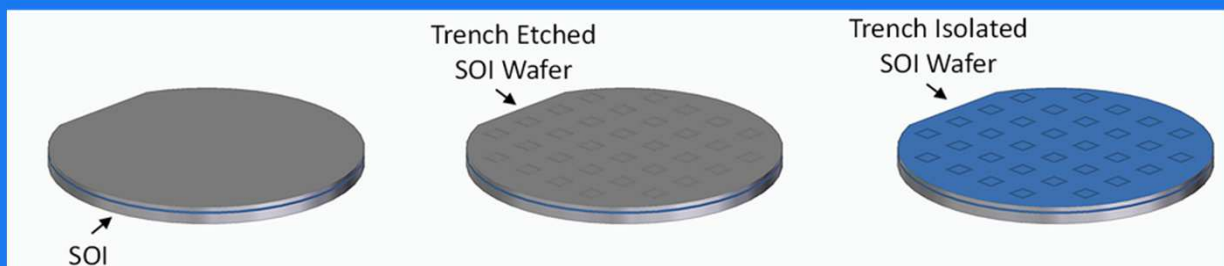
IceMOS 的介電絕緣技術, 可在同一晶片上的元件之間實現高電壓絕緣。此絕緣技術是透過結合厚膜 SOI 技術, 以及最先進的高長寬比深溝槽蝕刻與氧化膜/多晶矽填充技術而實現的。

可提供的選項: 依據客戶提供的絕緣掩模, 提供DI基板·利用ICEMOS作為代工廠, 提供已完成絕緣後製程的完全加工DI IC·依據客戶的電路圖, 提供DI上的IC設計及製造全流程服務

IceMOS 的溝槽絕緣型矽上絕緣體(SOI)基板, 可實現晶片間的完全介電絕緣。主要優勢如下:

- 無需嵌入層
- 無需外延層
- 無需 P+ 絕緣擴散層
- 將寄生電容降至最低
- 高品質的結晶矽層
- 每片晶圓的晶片數量增加
- 高耐壓性
- 客製化溝槽佈局

本公司的製程工程師將與客戶的設計團隊緊密合作, 充分發揮製程的潛力。



Trench SOI Specification

Parameter	Specification Range
Wafer Diameter	100, 125, 150 mm
Handle Layer Specifications	
Handle Thickness	350–800 μm
Handle Thickness Tolerance	$\pm 5 \mu\text{m}$
Stack Thickness	350–1150 μm
Dopant Type	N or P
Doping	N type: Phos, Red Phos, Sb & As P type: Boron
Resistivity	$\leq 0.001 - \geq 10000 \Omega\text{-cm}$
Growth Method	CZ, MCZ or FZ
Crystal Orientation	$\langle 100 \rangle$, $\langle 111 \rangle$ or $\langle 110 \rangle$
Backside Finish	Lapped/Etched or Polished
Buried Oxide Specifications	
Thermally Oxidised Buried Oxide Thickness	0.2 – 4.0 μm grown on Handle, Device or both wafers
Device Layer Specifications	
Device Layer Thickness	1.5 - 100 μm
Tolerance	$\pm 0.5 \mu\text{m}$
Dopant Type	N or P
Doping	N type: Phos, Red Phos, Sb & As P type: Boron
Resistivity	$\leq 0.001 - \geq 10000 \Omega\text{-cm}$
Growth Method	CZ, MCZ or FZ
Crystal Orientation	$\langle 100 \rangle$, $\langle 111 \rangle$ or $\langle 110 \rangle$
Buried Layer Implant	N type or P type
Trench Mask Tone	Positive Resist
Trench Mask Type	E-beam master for projection aligner
Trench Line Width	$> 2 \mu\text{m}$
Trench Aspect Ratio	15:1
Trench Sidewall Doping Type	Phosphorus
Trench Refill – Oxide (each sidewall)	0.1 – 1.0 μm
Trench Refill – Polysilicon	To Fill (Doped or undoped Polysilicon)
Planarisation	CMP
Final Field Oxide	Thermal oxide + TEOS up to 1 μm

上述規格為 IceMOS Technology 的標準產品規格，但為了根據客戶的具體應用需求開發最
適切的解決方案，我們隨時樂意與您密切合作。

如有任何關於規格的諮詢，請聯繫本公司業務團隊 (sales@icemostech.com)

TSV Wafers

貫通孔

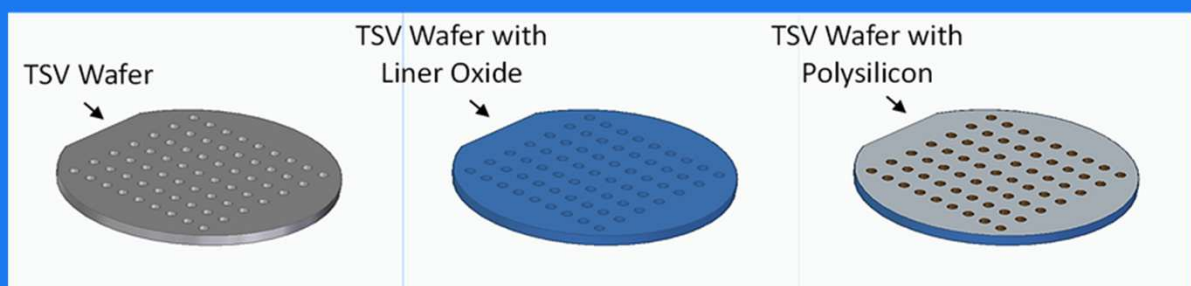
主要應用：
適用於 MEMS/MST 的
SOI 解決方案
微流體/流量感測器
RF MEMS
光電
智慧電源
先進類比 IC

終端市場：
通訊
醫療
汽車
消費性電子
量測儀器

IceMOS 開發了一項創新的晶圓貫穿佈線技術，旨在協助標準 IC 及 MEMS 產業的設計人員克服封裝方面的挑戰。透過此解決方案，客戶能夠輕鬆將設計轉移至配備焊錫凸點接點的晶圓級封裝。

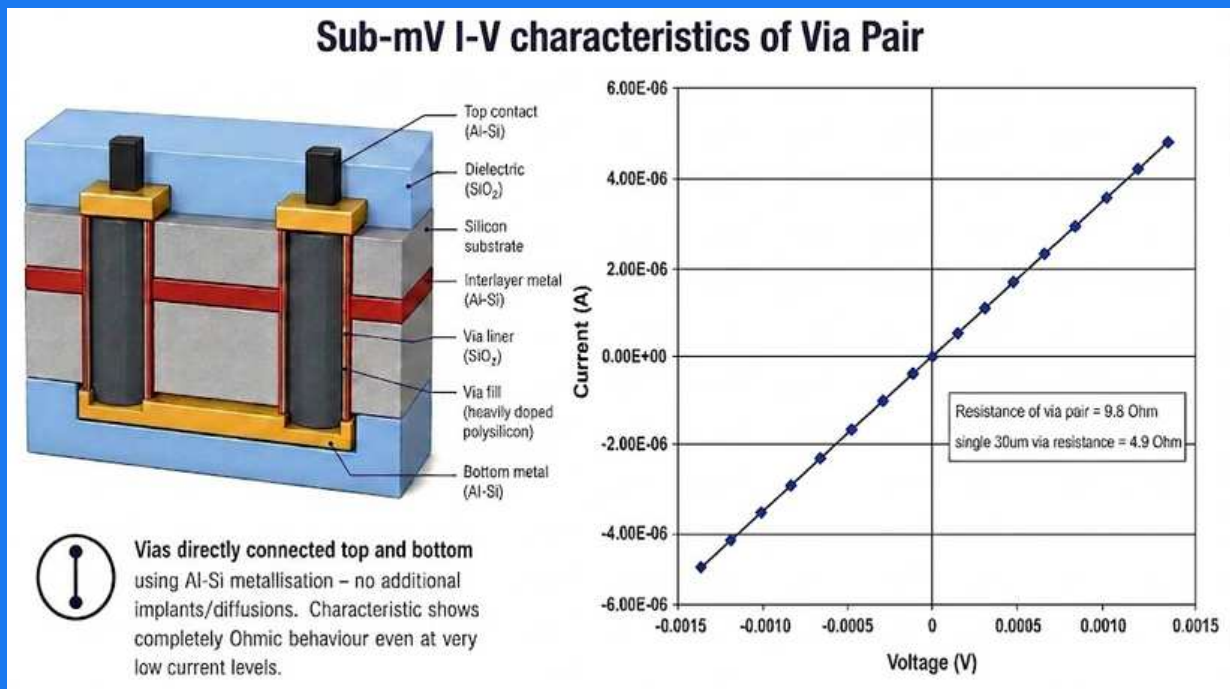
IceMOS 解決方案是一種預處理基板，其晶圓內部已預先形成導線。此基板與 CMOS 完全相容。所有導線均透過晶圓貫穿蝕刻、填充製程以及高濃度摻雜多晶矽製成。這些晶圓符合有關表面金屬污染、平整度及微粒數量的標準規格。經實證，該基板在最高 1200°C 的擴散溫度下仍能維持穩定性能。

IceMOS 與客戶密切合作，共同開發專屬的晶圓貫穿式導線(TSV)解決方案。為了便於連接電路與感測器，我們會直接在晶圓上形成您所需的佈線圖案。TSV 可配置於現有鍵合墊的側邊或下方。每項設計皆經過全面客製化與優化，以滿足客戶的需求。



TSV Specification

Parameter	Specification Range
Aspect Ratio of Via	<15:1
Wafer Diameter	100mm & 150mm
Wafer Thickness	300-525 μ m
Max. Diameter	40 μ m on smallest side
Min. Pitch	90 μ m (3x via width)
Poly Resistivity	<5 m Ω -cm
Isolation Resistance	Determined by oxide liner (design dependent)
Oxide Liner Thickness	0.2-2 μ m



上述規格為 IceMOS Technology 的標準產品規格，但為了根據客戶的具體應用需求開發最適切的解決方案，我們隨時樂意與您密切合作。

如有任何關於規格的諮詢，請聯繫本公司業務團隊(sales@icemostech.com)

Foundry Services

主要特點：
高品質
低成本
低不良率
多層結構
可根據客戶需求，
提供相應的製造流程方案

IceMOS 為需要使用自有晶圓進行高品質製造的客戶，提供廣泛的高階單片加工服務。本公司針對已進行接合的 BSOI 及 CSOI 晶圓，提供高解析度的掃描式聲學顯微鏡 (SAM) 成像服務，此服務亦適用於客戶提供的已接合晶圓。

SAM 檢測是一種可將接合界面成像化的無損檢測方法。與傳統的超音波檢測、紅外線顯微鏡及 X 射線顯微鏡不同，SAM 是利用專用的換能器，以像素為單位、以線為單位掃描樣品表面，並偵測反射回來的超音波。

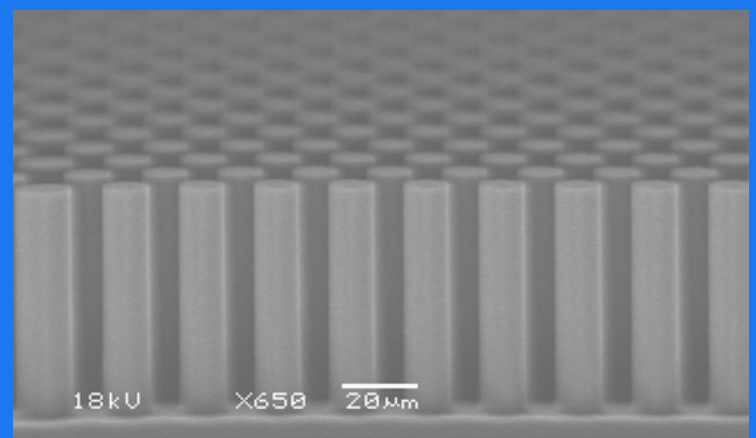
IceMOS 的 SAM 檢測具備針對橫向剝離的 10 μm 檢測限，以及 15 nm 的垂直解析度。本公司提供高解析度掃描直徑 100mm 至 200mm 晶圓全片的服務，像素尺寸最小可達 20 μm 。此外，針對特定關注區域，亦可進行更高解析度的掃描。

IceMOS Technology 運用深厚的工程專業知識，開發出最佳化的製程流程與 CAD 佈局，這些成果將應用於製作新的光罩組及詳細的截面概念圖。

本公司的單元製程代工服務始終維持業界頂尖水準。

IceMOS 在符合 IATF 16949 標準的製造環境下，透過嚴格的統計製程控制 (SPC) 進行管理，並遵循高度嚴格的 CMOS 污染標準，為客戶提供理想的代工解決方案。

在所有服務中，我們皆致力於確保快速交期與極高的交期準時率。



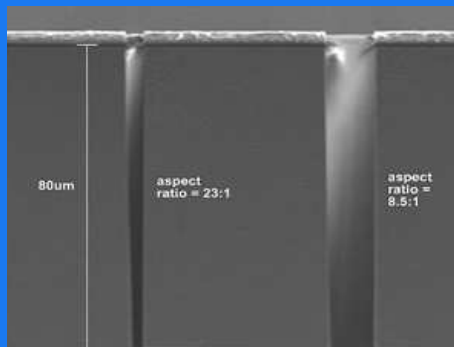
IceMOS 高密度蝕刻柱的範例。

Foundry Services

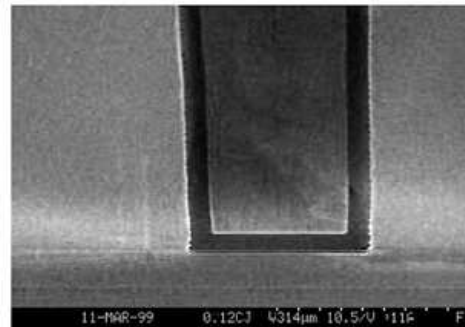
DRIE 蝕刻服務

深溝蝕刻是 IceMOS 的核心技術。在該領域擁有超過 22 年實績的 IceMOS Technology, 可於厚度最高達 $300\mu\text{m}$ 的 SOI 晶圓上進行最小結構尺寸為 $2\mu\text{m}$ 的 DRIE 矽蝕刻, 長寬比達 20:1 的溝槽、在 SOI 及 Si 晶圓上最大 65% 露出的面積的大面積圖案, 以及在體硅 (bulk Si) 和 SOI 上最大 $500\mu\text{m}$ 的貫穿蝕刻 (長寬比最高 12:1)。

根據需求, 透過本公司的填充技術, 不僅能完全填滿溝槽, 更名為後製程實現完全平整的硅表面。以下列舉本公司可提供的技術範例。關於蝕刻深度、側壁角度、長寬比、蝕刻面積以及是否需要填補等細節, 請洽詢本公司的工程團隊。



位於無底切 SOI 上的相鄰高長寬比與低長寬比溝槽。



在 SOI 結構中以蝕刻製成的溝槽內填充等離子氧化物與聚合物。

薄膜的成膜與擴散

憑藉卓越的製程控制, 以及涵蓋高溫熱氧化、LPCVD TEOS 氧化膜與 LPCVD 多晶矽等一系列技術, IceMOS 為需要進行蝕刻微結構回填、熱氧化膜與犧牲氧化膜堆疊, 以及沉積高濃度 n^{++} 摻雜或未摻雜 LPCVD 多晶矽層的客户, 提供頂尖的設備。

Process	Diameter	Min Thickness	Max Thickness	Tolerance (+/-)	Notes
Dry Oxidation	100mm, 125mm, 150mm & 200mm	24nm	200nm	15%	
Wet Oxidation	100mm, 125mm, 150mm & 200mm	100nm	6000nm	5%	
Undoped LPCVD Polysilicon	100mm, 125mm & 150mm	200nm	4500nm	10%	Per deposition
Heavily doped LPCVD Polysilicon (n^{++})	100mm, 125mm & 150mm	200nm	4500nm	10%	Per deposition
LPCVD TEOS	100mm, 125mm & 150mm	200nm	1000nm	5%	Densification at 1050C optional



IceMOS
Technology

工廠 所在地:

IceMOS Technology Ltd, 5 Hannahstown Hill,
Belfast, UK, BT17 0LT

Phone: +44 28 9057 4700

Email: sales@icemostech.com



www.cn.icemostech.com